



(12) **EUROPÄISCHE PATENTANMELDUNG**

(43) Veröffentlichungstag:
21.01.1998 Patentblatt 1998/04

(51) Int Cl.⁶: **G06F 9/30**

(21) Anmeldenummer: **97202203.2**

(22) Anmeldetag: **14.07.1997**

(84) Benannte Vertragsstaaten:
**AT BE CH DE DK ES FI FR GB GR IE IT LI LU MC
 NL PT SE**
 Benannte Erstreckungsstaaten:
AL LT LV RO SI

(30) Priorität: **19.07.1996 DE 19629130**

(71) Anmelder:
 • **Phillips Patentverwaltung GmbH**
22335 Hamburg (DE)
 Benannte Vertragsstaaten:
DE
 • **PHILIPS ELECTRONICS N.V.**
5621 BA Eindhoven (NL)
 Benannte Vertragsstaaten:
FR GB

(72) Erfinder:
 • **Bauer, Harald, Dipl.-Ing.**
Röntgenstrasse 24, 22335 Hamburg (DE)
 • **Kempf, Peter, Dr.**
Röntgenstrasse 24, 22335 Hamburg (DE)
 • **Lorenz, Dietmar, Dipl.-Ing.**
Röntgenstrasse 24, 22335 Hamburg (DE)
 • **Meyer, Peter, Dr.**
Röntgenstrasse 24, 22335 Hamburg (DE)

(74) Vertreter: **Volmer, Georg, Dipl.-Ing. et al**
Phillips Patentverwaltung GmbH,
Röntgenstrasse 24
22335 Hamburg (DE)

(54) **Signalprozessor**

(57) Die Erfindung bezieht sich auf einen Signalprozessor mit einem Programmspeicher (3) zur Speicherung komprimierter Programmbefehls Worte (11, 12) und einem Decoder (5) zur Decodierung der komprimierten Programmbefehls Worte, die in der decodierten Form zur Steuerung von Funktionen des Signalprozessors vorgesehen sind.

Um eine optimale Anpassung an den jeweiligen Anwendungsbereich eines solchen Signalprozessors gegenüber bisher bekannten Signalprozessoren der eingangs genannten Art zu ermöglichen, wird vorgeschlagen, den Signalprozessor so auszuführen, daß die Decodierfunktionen des Decoders teilweise fest und teilweise programmierbar sind.

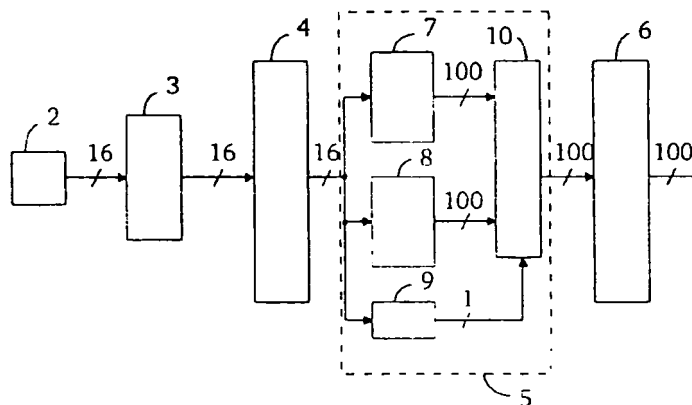


FIG. 1

Beschreibung

Die Erfindung betrifft einen Signalprozessor mit einem Programmspeicher zur Speicherung komprimierter Programmbefehlsworte und einem Decoder zur Decodierung der komprimierten Programmbefehlsworte, die in der decodierten Form zur Steuerung von Funktionen des Signalprozessors vorgesehen sind.

Digitale Signalprozessoren (DSP) sind spezielle Mikroprozessoren mit hoher Rechenleistung, deren Befehlssätze und Architekturen auf spezielle Anforderungen im Bereich der digitalen Signalverarbeitung abgestimmt sind und die insbesondere zur Umsetzung komplexer Algorithmen in Echtzeit dienen. Beispielsweise finden Signalprozessoren auf dem Gebiet des Mobilfunks nach der GSM-Norm Verwendung, wo sie in Mobilfunkendgeräten (Mobilstationen) oder Mobilfunkbasisstationen zur Umsetzung komplexer Sprachverarbeitungsalgorithmen dienen. Weitere Anwendungsgebiete sind beispielsweise Audio-, Video-, Medizin- und Kraftfahrzeugtechnik.

Übliche Signalprozessoren weisen einen Programmspeicher auf, in dem in komprimierter Form (d.h. codierter Form) Programmbefehle abgelegt sind, deren Aufruf zur parallelen Ausführung unterschiedlicher Signalverarbeitungsoperationen führt, z.B. die gleichzeitige Ausführung von zwei Datentransfers über zwei verschiedene Datenbusse, zwei Adreßberechnungsoperationen, einer Arithmetik-/Logik-Operation und einer Multiplikation. Beispiele für übliche Signalprozessoren sind der Philips PCF 5083 (KISS), der AT&T DSP 16xx und der Texas Instruments TMS 320. Die Programmbefehle sind bei diesen Signalprozessoren als 16-Bit-Worte im Programmspeicher abgelegt. Bei einer Decodierung (Dekompression) mittels eines Decoders werden die komprimierten 16-Bit-Programmbefehlsworte in Programmbefehlsworte mit einer größeren Wortbreite, die von der Komplexität des verwendeten Signalprozessors abhängt, umgesetzt (expandiert). Eine typische Wortbreite für die expandierten Programmbefehlsworte liegt im Bereich zwischen 32 und 128 Bit. Durch einen Aufruf von Programmbefehlen während eines Programmablaufs wird eine parallele Signalverarbeitung realisiert, wobei die einzelnen Bits der decodierten Programmbefehlsworte an entsprechende Steuerleitungen des Signalprozessors angelegt werden. Die Speicherung der Programmbefehle mittels komprimierter Programmbefehlsworte führt gegenüber einer Speicherung in nicht komprimierter Form zu einer Verringerung des Speicherplatzbedarfs und ist möglich, weil die Anzahl der verschiedenen theoretisch möglichen Programmbefehlsworte entsprechend begrenzt wird.

Die Decodierung von Programmbefehlsworten erfolgt bei derartigen Signalprozessoren mittels eines festverdrahteten Decoders, der die Decodierung mittels logischer Operationen ausführt. Aufgrund der Komprimierung der Programmbefehlsworte ist im Vergleich mit dem theoretischen Maximum von verschiedenen Pro-

grammbefehlsworten nur eine entsprechend reduzierte Anzahl verschiedener komprimierter Programmbefehlsworte im Programmspeicher kodierbar. Dies führt im Zusammenhang mit der Verwendung eines festverdrahteten Decoders zu einem eingeschränkten Programmbefehlssatz (eingeschränkte parallele Signalverarbeitung). Im oben genannten Beispiel sind bei komprimierten Programmbefehlsworten mit 16 Bit nur 2^{16} unterschiedliche Programmbefehlsworte bzw. Programmbefehle möglich. Theoretisch wären $2^{32} \dots 2^{128}$ verschiedene Programmbefehlsworte denkbar. Weitere mit einer anderen Kombination unterschiedlicher Signalverarbeitungsoperationen verbundene Programmbefehle, die aufgrund der gegebenen Signalprozessorarchitekturen durchaus möglich wären, können nicht zur Programmierung des Signalprozessors verwendet werden. Bei speziellen rechenintensiven Anwendungen, z. B. bei der Umsetzung des "Half-Rate-Codec" oder des "Enhanced-Full-Rate-Codec" im Bereich des Mobilfunks (GSM), reicht der vorgegebene Standard-Befehlssatz der oben angeführten Signalprozessoren nicht zur effektiven Umsetzung der entsprechenden komplexen Signalverarbeitungsalgorithmen in Echtzeit aus.

Aufgabe der Erfindung ist es nun, einen Signalprozessor zu schaffen, der gegenüber bisher bekannten Signalprozessoren der eingangs genannten Art eine optimale Anpassung an den jeweiligen Anwendungsbe- reich ermöglicht.

Die Aufgabe wird dadurch gelöst, daß die Decodierfunktionen des Decoders teilweise fest und teilweise programmierbar sind.

Auf diese Weise wird bei unveränderter Gesamtzahl möglicher Programmbefehle eine Modifizierung des Programmbefehlssatzes ermöglicht. Der Vorteil des verringerten Programmspeicherbedarf aufgrund der durch die Komprimierung verringerten erforderlichen Wortbreite für einen Programmbefehl bleibt erhalten. Zusätzlich kann nun durch Änderung oder Ersetzung bestimmter Programmbefehle mittels Änderung der programmierbaren Decodierfunktionen des Decoders eine Anpassung des Programmbefehlssatzes erfolgen, so daß der Signalprozessor für spezielle sehr rechenintensive Anwendungen optimal einsetzbar wird. Darüberhinaus lassen sich die programmierbaren Decodierfunktionen auch während des Betriebs des Signalprozessors bzw. eines Geräts, in dem der Signalprozessor gerade eingesetzt wird, durch Laden von neuen Decodiertabellen, die die vorher geladenen Decodiertabellen ersetzen, modifizieren, um eine Anpassung an verschiedene Betriebszustände zu ermöglichen. Durch die beschriebene Anpassung des Programmbefehlssatzes läßt sich der Datendurchsatz des Signalprozessors erhöhen, was in vorteilhafter Weise auch zu einer Reduktion des Stromverbrauchs führt. Dies ist insbesondere im Bereich der Anwendung in Mobilfunkendgeräten ein wichtiger Vorteil.

Zur Durchführung der programmierbaren Decodier-

funktionen des Decoders ist vorzugsweise vorgesehen, eine Adressierung von Speicherzellen eines Speichers des Signalprozessors, in denen decodierte Programmbefehlsbegriffe abgelegt sind, vorzunehmen. Auf diese Weise sind Decodiertabellen umsetzbar. Andere decodierte Programmbefehlsbegriffe erhält man mit Hilfe des festen (festverdrahteten) Teils des Decoders. Der verwendete programmierbare Decoder ist einfach, effektiv und variabel. Der zur Speicherung der Programmbefehle in ihrer decodierten (dekomprimierten) Form dienende Speicher wird vorzugsweise als RAM oder als ROM ausgeführt. Die Ausführung des Speichers als RAM wird aufgrund der hohen Flexibilität insbesondere bei noch in der Entwicklung befindlichen oder in geringen Stückzahlen produzierten Signalprozessoren verwendet. Darüberhinaus bietet die Ausführung des Speichers als RAM den Vorteil, daß eine Änderung des Signalprozessorbefehlssatzes auch während des Betriebs des Signalprozessors möglich ist. Die Ausführung als ROM wird vorzugsweise in in Massenproduktion auf den Markt kommenden Signalprozessoren verwendet, um eine Kostenreduktion gegenüber der Verwendung von RAM-Speichern zu erreichen.

In einer Ausgestaltung der Erfindung ist vorgesehen, daß ein vom Programmspeicher geliefertes komprimiertes Programmbefehlswort, zu dessen Decodierung eine programmierbare Decodierfunktion des Decoders vorgesehen ist, eine erste Anzahl Bits zur Bestimmung einer Programmbefehlskategorie und eine zweite Anzahl Bits zur Bestimmung der Adresse einer Speicherzelle des Speichers enthält. Mit Hilfe der ersten Anzahl Bits werden die unterschiedlichen Programmbefehle/Programmbefehlskategorien identifiziert. Diese Bits legen auch fest, ob eine Decodierung (Dekomprimierung) mit Hilfe des festen oder des programmierbaren Teils des Decoders erfolgt. Die zweite Anzahl Bits ist zusätzlich zur Umsetzung der jeweiligen Programmbefehle erforderlich und definiert die Programmbefehle in ihren Einzelheiten bezüglich der Erzeugung entsprechender an Steuerleitungen anzulegender Bits für die Generierung durchzuführender Signalverarbeitungsschritte. Beim programmierbaren Decoderteil sind diese Bits in den Speicherzellen des genannten Speichers abgelegt und werden entsprechend der Adressierung durch die zweite Anzahl Bits ausgelesen und an die zugehörigen Steuerleitungen des Signalprozessors angelegt.

Die Erfindung bezieht sich auch auf ein Mobilfunkgerät und eine Mobilfunkbasisstation mit einem erfindungsgemäßen Signalprozessor, der bei diesen Anwendungen zur digitalen Signalverarbeitung dient, z. B. zur Umsetzung von Sprachverarbeitungsalgorithmen, zur Kanalcodierung/-decodierung und/oder zur Umsetzung von Equalizerfunktionen (Entzerrfunktionen). Weiterhin ist es vorteilhaft, den Signalprozessor zur digitalen Signalverarbeitung auch in anderen Geräten zu verwenden, z.B. in Rundfunkgeräten für den digitalen Rundfunk, ISDN-Endgeräten und DECT-Systemen

("Digital European Cordless Telephone").

Ein Ausführungsbeispiel der Erfindung wird nachstehend anhand der Zeichnungen näher erläutert. Es zeigen:

Fig. 1 eine die Erfindung beschreibende Signalprozessorstruktur und

Fig. 2 den Aufbau eines komprimierten Programmbefehlswortes.

Die in Fig. 1 dargestellte Signalprozessorstruktur, die die nicht erfindungswesentlichen Teile des zugehörigen Signalprozessors aus Gründen der Übersichtlichkeit nicht zeigt, enthält einen Programmzähler, der mittels 16 Bit breiter Steuersignale einen Programmspeicher 3 ansteuert. Die zur Umsetzung eines Programmes erforderlichen Programmbefehle sind mittels codierter (d.h. komprimierter) Programmbefehlswörter im Programmspeicher 3 gespeichert. Im vorliegenden Fall bestehen die komprimierten Programmbefehlswörter aus jeweils 16 Bit, die wie nachfolgend beschrieben hier in 100 Bit breite Programmbefehlswörter decodiert (d.h. dekomprimiert) werden. Die übliche Breite der decodierten Programmbefehlswörter liegt im Bereich zwischen 32 und 128 Bits.

Beim Aufruf eines Programmbefehls wird zunächst das entsprechende im Programmspeicher 3 abgelegte komprimierte Programmbefehlswort ausgelesen und in einem Register 4 zwischengespeichert. Ein solches Programmbefehlswort wird anschließend einem Decoder 5 zugeführt, der das komprimierte Programmbefehlswort mit 16 Bit in ein decodiertes Programmbefehlswort mit 100 Bit umsetzt. Das vom Decoder 5 erzeugte 100-Bit-Programmbefehlswort wird nach einer Zwischenspeicherung in einem Register 6 an Steuerleitungen des Signalprozessors angelegt, um eine zugehörige Signalverarbeitungsfunktion des Signalprozessors zu steuern. Im vorliegenden Fall enthält der Signalprozessor 100 parallele Steuerleitungen, an die parallel die 100 Bit eines im Register 6 zwischengespeicherten Programmbefehlswortes angelegt werden.

Der Decoder 5 enthält einen ersten Decoderteil 7, einen zweiten Decoderteil 8, eine Funktionseinheit 9 zur Detektierung von Programmbefehlskategorien und einen Multiplexer 10. Die im Register 4 zwischengespeicherten komprimierten 16-Bit-Programmbefehlswörter werden parallel dem ersten und zweiten Decoderteil und der Funktionseinheit 9 zugeführt.

Ein solches Programmbefehlswort hat die in Fig. 2 dargestellte Form. Es besteht aus einem ersten Feld 11 und einem zweiten Feld 12. Die zum ersten Feld 11 gehörenden Bits beschreiben die jeweilige Programmbefehlskategorie, d.h. das Format eines Programmbefehls. Das zweite Feld 12 enthält Bits zur genauen Festlegung der Einzelheiten des entsprechenden Programmbefehls. Wie später noch erläutert wird, können im zweiten Feld 12 auch Adressen stehen. Das erste

Feld 11 enthält die höherwertigen Bits des Programmbefehlswortes mit dem MSB ("Most Significant Bit"). Das zweite Feld 12 enthält die übrigen niederwertigen Bits mit dem LSB ("Least Significant Bit"). Die Aufteilung der zur Verfügung stehenden Gesamtzahl Bits auf die beiden Felder 11 und 12 ist variabel und hängt von den einzelnen Programmbefehlskategorien ab.

Ein komprimiertes und vom Register 4 geliefertes Programmbefehlswort wird entweder von dem Decoderteil 7 oder dem Decoderteil 8 decodiert (dekomprimiert). Der Decoderteil 7 enthält eine fest verdrahtete Decodieranordnung, die mittels geeigneter logischer Operationen aus einem komprimierten 16-Bit-Programmbefehlswort ein 100-Bit-Programmbefehlswort erzeugt. Eine Decodierung eines vom Register 4 gelieferten komprimierten 16-Bit-Programmbefehlswortes kann aber auch mittels des Decodersteils 8 erfolgen. Dieses ist ein programmierbarer 100 Bit breiter Speicher, in dessen Speicherzellen die aus den komprimierten 16-Bit-Programmbefehlsworten zu erzeugenden dekomprimierten 100-Bit-Programmbefehlswords abgelegt sind. Er ist im vorliegenden Beispiel als ROM ausgeführt. Jedoch ist insbesondere für Entwicklungszwecke eine Ausführung als RAM wegen der größeren Flexibilität vorteilhaft. Die Decodierung mit dem programmierbaren Decoderteil 8 erfolgt durch Adressierung der Speicherzellen mit dem zweiten Feld 12 der komprimierten 16-Bit-Programmbefehlswords und dem entsprechenden Auslesen des Speicherinhaltes der adressierten Speicherzellen. Welches der Decoderteile 7 oder 8 zur Decodierung herangezogen wird, ist durch das erste Feld 11 der jeweiligen komprimierten 16-Bit-Programmbefehlswords (siehe Fig. 2) festgelegt. Welche Programmbefehlskategorien zu welchem Decoderteil gehören, wird a priori festgelegt, so daß im Betrieb des Signalprozessors eine entsprechende Zuordnung zum Decoderteil 7 oder zum Decoderteil 8 erfolgen kann.

Das programmierbare Decoderteil 8 dient im Gegensatz zum Decoderteil 7 zur Decodierung anwendungsspezifischer Programmbefehlswords (auch ASI "Application Specific Instructions" genannt). Je nach Anwendungsfall läßt sich der Speicher 8 mit neuen Decodierdaten überschreiben, um so eine Änderung der Decodierfunktionen zu bewirken. Im Gegensatz dazu kann eine Änderung der mit Hilfe des fest verdrahteten Decoderteils 7 ausführbaren Decodierfunktionen nicht erfolgen. Mit Hilfe des Decoderteils 7 werden deshalb Decodierfunktionen realisiert, die zu Programmbefehlen gehören, die für viele unterschiedliche Anwendungsfälle vorgesehen und somit nicht anwendungsspezifisch sind.

Im hier vorliegenden Beispiel mit komprimierten 16 Bit enthaltenden Programmbefehlswords sind maximal 2^{16} verschiedene Programmbefehle realisierbar. Unter der Annahme, daß N Programmbefehle mittels des Decoderteils 8 umgesetzt werden, dient das Decoderteil 7 zur Umsetzung von $2^{16} - N$ Standard-Programmbefeh-

len. Ein typischer Bereich für N ist gegeben durch $64 \leq N \leq 512$. Jedoch hängt N stark von in Betracht kommenden Einsatzgebieten des Signalprozessors ab.

Da mit Hilfe des programmierbaren Decoderteils 8 speziell auf eine bestimmte Anwendung zugeschnittene Programmbefehle realisierbar sind, läßt sich aufgrund der auf diese Weise möglichen effektiveren parallelen Signalverarbeitung eine höhere Verarbeitungsgeschwindigkeit bzw. ein höherer Datendurchsatz des Signalprozessors erreichen, was gleichzeitig auch mit einer Verringerung des Stromverbrauchs verbunden ist. So lassen sich nun zur Verfügung stehende Standardoperationen (arithmetische Operationen, Datentransfers über die Datenbusse des Signalprozessors, Verzweigungsoperationen, etc.) in beliebiger Weise zu parallelen Programmbefehlen zusammenfassen, wobei jeder Programmbefehl ein paralleles Ausführen der durch ihn zusammengefaßten Standardoperationen bewirkt. Insbesondere bei der digitalen Signalverarbeitung im Bereich des Mobilfunks (Sprachverarbeitung, Kanalcodierung/-Decodierung, Equalizer-/Entzerrerfunktionen) ist der Einsatz eines solchen Signalprozessors aufgrund der sehr komplexen und spezifischen umzusetzenden Algorithmen vorteilhaft, an die ein erfindungsgemäßer Signalprozessor durch Anpassung seines Programmbefehlssatzes wie oben beschrieben anpaßbar ist. Der Einsatz eines solchen Signalprozessors in einer Mobilfunkbasisstation oder in einem Mobilfunkendgerät läßt sich beispielsweise aus der DE-A 43 44 157 entnehmen.

Die Funktionseinheit 9 stellt ebenfalls anhand des ersten Feldes 11 eines ihr zugeführten komprimierten 16-Bit-Programmbefehlswordes fest, welches Decoderteil 7 oder 8 die Decodierung durchführt. Die Funktionseinheit 9 generiert aufgrund dieser Auswertung ein 1-Bit-Steuersignal zur Steuerung des Multiplexers 10. Je nachdem, welcher der beiden möglichen Steuerzustände das von der Funktionseinheit 9 gelieferte Steuersignal aufweist, koppelt der Multiplexer 10 entweder die 100 Ausgänge des Decoderteils 7 oder die 100 Ausgänge des Decoderteils 8 mit den 100 Eingängen des Registers 6, um das jeweilige dekomprimierte Programmbefehlswort im Register 6 für eine spätere Verwendung als Steuersignal zur Signalverarbeitung zwischenspeichern.

Mit der beschriebenen Signalprozessorstruktur wird eine erhöhte Flexibilität des Signalprozessors sichergestellt. Aus der theoretisch möglichen Menge an 2^{100} Programmbefehlen werden 2^{16} Programmbefehle umgesetzt. Ein Teil dieser umgesetzten Programmbefehle (N) ist vom jeweiligen Benutzer definierbar, der somit den Signalprozessor an sehr spezifische Anwendungen anpassen kann. Ein besonders hohes Maß an Flexibilität wird dadurch sichergestellt, daß selbst während des Betriebes eines den Signalprozessor verwendenden Gerätes eine Modifikation der durch den Decoderteil 5 erfaßten Programmbefehle möglich ist. Hierzu wird der als Speicher ausgeführte Decoderteil 8 einfach

mit den neuen Decodierungsdaten überschrieben.

Der erfindungsgemäße Signalprozessor ist zur digitalen Signalverarbeitung auch in anderen Geräten einsetzbar, z.B. in Rundfunkgeräten für den digitalen Rundfunk, ISDN-Endgeräten und DECT-Systemen (nicht dargestellt).

9. ISDN-Endgerät mit einem Signalprozessor nach einem der Ansprüche 1 bis 5 zur digitalen Signalverarbeitung.

5 10. DECT-System mit einem Signalprozessor nach einem der Ansprüche 1 bis 5 zur digitalen Signalverarbeitung.

Patentansprüche

1. Signalprozessor mit einem Programmspeicher (3) zur Speicherung komprimierter Programmbefehls-
worte (11,12) und einem Decoder (5) zur Decodie-
rung der komprimierten Programmbefehls-
worte, die in der decodierten Form zur Steuerung von
Funktionen des Signalprozessors vorgesehen sind,
dadurch gekennzeichnet,
daß die Decodierfunktionen des Decoders teilweise
fest und teilweise programmierbar sind. 10
2. Signalprozessor nach Anspruch 1,
dadurch gekennzeichnet,
daß eine Adressierung von Speicherzellen eines
Speichers (8) des Signalprozessors, in denen de-
codierte Programmbefehls-
worte abgelegt sind, zur
Durchführung der programmierbaren Decodier-
funktionen des Decoders (5) vorgesehen ist. 15
3. Signalprozessor nach Anspruch 2,
dadurch gekennzeichnet,
daß der Speicher (8) als RAM ausgeführt ist. 20
4. Signalprozessor nach Anspruch 2,
dadurch gekennzeichnet,
daß der Speicher (8) als ROM ausgeführt ist. 25
5. Signalprozessor nach einem der Ansprüche 2 bis 4,
dadurch gekennzeichnet,
daß ein vom Programmspeicher (3) geliefertes
komprimiertes Programmbefehls-
wort, zu dessen
Decodierung eine programmierbare Decodierfunk-
tion des Decoders (5) vorgesehen ist, eine erste An-
zahl Bits (11) zur Bestimmung einer Programmbe-
fehlskategorie und eine zweite Anzahl Bits (12) zur
Bestimmung der Adresse einer Speicherzelle des
Speichers (8) enthält. 30
6. Mobilfunkendgerät mit einem Signalprozessor nach
einem der Ansprüche 1 bis 5 zur digitalen Signal-
verarbeitung. 35
7. Mobilfunkbasisstation mit einem Signalprozessor
nach einem der Ansprüche 1 bis 5 zur digitalen Si-
gnalverarbeitung. 40
8. Rundfunkgerät für digitalen Rundfunk mit einem Si-
gnalprozessor nach einem der Ansprüche 1 bis 5
zur digitalen Signalverarbeitung. 45

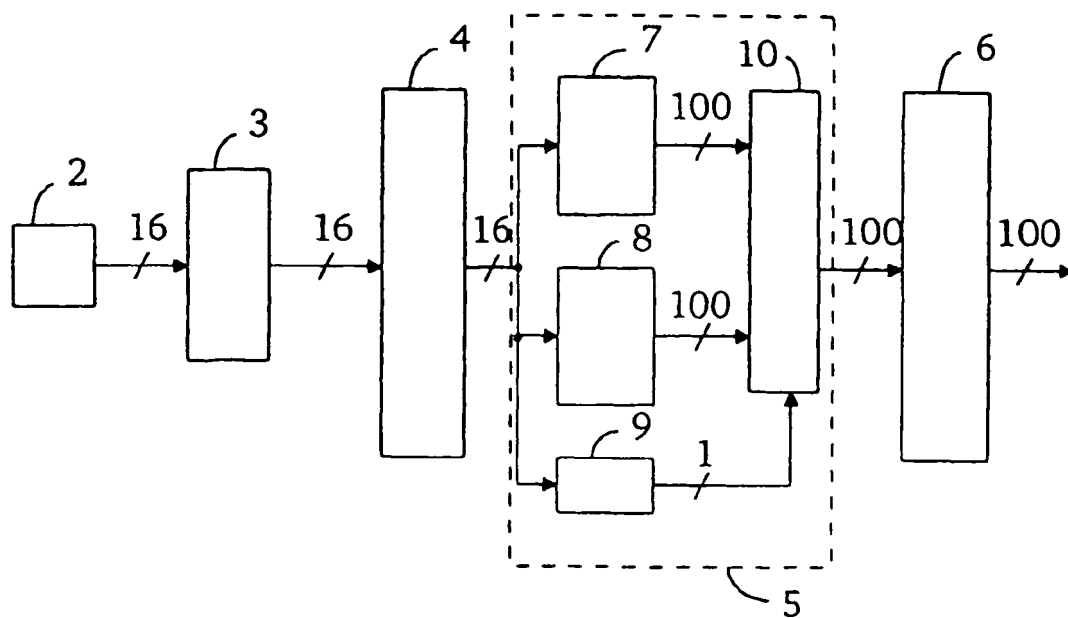


FIG. 1

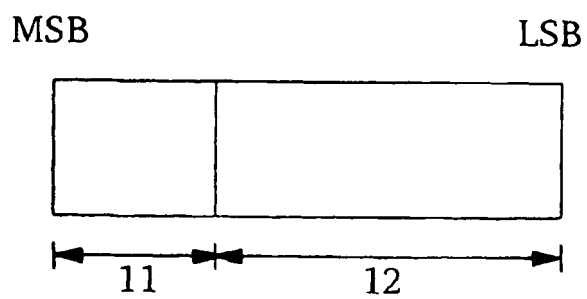


FIG. 2